

# Projet Master ACSI M1

Année 2010/2011

## Localisation de bogues dans un automate de contrôle.

### **OBJECTIF**

Un circuit est souvent décrit en deux parties : une partie chemin de donnée et une partie contrôle qui dirige le chemin de donnée. Ce stage propose de localiser d'éventuels bogues dans la partie contrôle d'un circuit. Une erreur dans cette partie peut être exhibée par simulation ou par des méthodes formelles telles que le model checking. Une fois ce bogue découvert reste encore à trouver où corriger le design afin d'obtenir un modèle correct. Nous voudrions proposer une méthode automatique pour localiser la source du bogue.

Une erreur dans l'automate peut se traduire par un grand nombre d'erreurs dans la netlist du circuit. De nombreux travaux de recherche proposent des techniques pour localiser les bogues à partir d'une description en portes du circuit [Fey08]. Ces techniques retournent un ensemble de portes suspectes où le circuit peut être corrigé.

Dans notre approche, nous proposons de repérer l'erreur directement au niveau de l'automate. Cela a l'avantage d'être d'une part plus compréhensible pour le concepteur et d'autre part cela corrige simplement un ensemble de portes. Enfin, cette méthode pourrait s'appliquer à d'autres applications pouvant être représentée par un automate.

Dans le cadre de ce projet le type d'erreur considéré est restreint à une seule transition erronée : la destination d'une transition est fautive. L'objectif de ce projet est d'automatiser la localisation de cette transition dans l'automate et de proposer un ensemble de corrections possibles.

L'ensemble des algorithmes mis en oeuvre seront implémentés en C dans un outil existant (le model checker VIS[vis]).

### **DESCRIPTION**

Les étapes du stage seront les suivantes :

- Étude des structures de données pour la représentation des automates dans l'outil VIS.
- Étude des techniques de localisation de transitions erronées
- Rédaction de l'algorithme de localisation
- Implémentation dans le model checker VIS
- Optimisation de l'algorithme
- Test sur les wrappers VCI/PI

### **CONNAISSANCE REQUISES**

Programmation en C/ Automate Moore/Mealy

### **ENCADRANT**

Ce projet sera encadré par Cécile Braunstein ([cecile.braunstein@lip6.fr](mailto:cecile.braunstein@lip6.fr))

### **REFERENCES**

- Fey08 : **Automatic Fault Localization for Property Checking** ,

Görschwin Fey, Stefan Staber, Roderick Bloem, Rolf Drechsler, IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems 2008.

- vis: **VIS : A System for Verification and Synthesis**, The VIS group, CAV 1996, <http://vlsi.colorado.edu/~vis/>